

# Програмно-визначені радіо (SDR): архітектура, сучасний стан та виклики

Rami Akeela, Behnam Dezfouli

Internet of Things Research Lab, Department of Computer Engineering, Santa Clara University, USA

Email: rakeela@scu.edu, bdezfouli@scu.edu

**Анотація**—Програмно-визначене радіо (Software-defined Radio, SDR) — це програмований приймач-передавач (трансивер) із здатністю працювати з різними протоколами бездротового зв'язку без потреби змінювати або оновлювати апаратну частину. Поступ у галузі SDR призвів до стрімкого розвитку протоколів і широкого спектру застосувань, з більшим акцентом на програмованість, гнучкість, портативність та енергоефективність — у стилістичному зв'язку, WiFi та зв'язку M2M. Як наслідок, SDR здобуло велику увагу та має істотне значення як для академії, так і для індустрії. Розробники SDR прагнуть спростити реалізацію протоколів зв'язку, водночас дозволяючи дослідникам експериментувати з прототипами в реальних мережах. Ця стаття є оглядом сучасних SDR-платформ у контексті протоколів бездротового зв'язку. Ми надаємо огляд архітектури SDR та її основних компонентів, потім обговорюємо важливі тенденції проектування та інструменти розробки. Крім того, ми підкреслюємо ключові відмінності між SDR-архітектурами щодо енергії, обчислювальної потужності та площі, ґрунтуючись на наборі метрик. Також ми оглядаємо існуючі SDR-платформи та подаємо аналітичне порівняння як орієнтир для розробників. Нарешті, ми виокремлюємо кілька дотичних дослідницьких тем і підсумовуємо потенційні рішення.

**Index Terms**—SDR, бездротовий зв'язок, програмованість, спільне проектування (co-design), LTE, WiFi, IoT.

## I. Вступ

Прогрес у бездротових технологіях змінив звички споживачів у спілкуванні. Бездротові технології є невід'ємною частиною повсякденного життя користувачів, а їхній вплив у майбутньому стане ще більшим. У технічному звіті Всесвітнього форуму бездротових досліджень (WWRF) спрогнозовано, що до 2020 року для 7 мільярдів людей буде розгорнуто 7 трильйонів бездротових пристроїв [?]. Коли ці величезні кількості пристроїв з'єднано з Інтернетом для формування мережі Інтернету речей (IoT), перший виклик — пристосувати базові

рівні зв'язку та мережевої взаємодії для обробки великих кількостей кінцевих вузлів. Зростає кількість бездротових протоколів — таких як ZigBee, BLE, LTE та нові протоколи WiFi для IoT і зв'язку Machine-to-Machine (M2M) — розроблених під різні вимогливі задачі, однією з яких є висока енергоефективність [?]. Бездротові стандарти загалом швидко адаптуються, щоб задовольнити різні потреби користувачів і апаратні специфікації [?], [?]. Це вимагає трансиверного проектування зі здатністю опрацьовувати кілька протоколів, як уже існуючих, так і таких, що розробляються. Щоб виконати це завдання, треба усвідомити потребу протоколів у гнучкому, переконфігурованому та програмованому каркасі.

Як корпоративний споживчий, так і військовий сегменти потребують програмованих платформ. Програмованість має центральне значення для розробників в індустрії, оскільки бездротові протоколи розвиваються швидко й послідовно, що вимагає апаратури, яка може встигати за цією еволюцією. Наприклад, автори в [?] запропонували платформу OpenRadio для програмування обох рівнів — PHY і MAC — пропонуючи високий рівень абстракції. Замість додавання нової апаратури для роботи з новим стандартом або частотним діапазоном, апаратура раніше розгорнутої платформи може пристосуватися до особливостей нового стандарту. У військовому сценарії, наприклад, потреби цих платформ змінюються залежно від важких умов, що розгортаються під час місії й могли не передбачатися на етапі початкового проектування, що веде до розробки та використання нових протоколів.

**SDR:** SDR — це технологія для радіозв'язку. Ця технологія базується на програмно-визначених бездротових протоколах, на відміну від рішень на апаратній основі. Це означає підтримку різних можливостей і функціональностей, як-от оновлення та модернізацію через перепрограмування, без потреби заміни апаратури, на якій вони реалізовані. Це відкриває двері до реалізації

багатодіапазонних та багатофункціональних бездротових пристроїв.

Рушійні чинники високого попиту на SDR включають мережеву взаємодію (interoperability), готовність адаптуватися до майбутніх оновлень і нових протоколів, і, що важливіше, нижчі апаратні витрати та витрати на розробку. У звіті [?] прогнозується, що ринок SDR перевищить 29 мільярдів доларів США до 2021 року. Global Industry Analysts [?] виокремлює деякі ринкові тенденції SDR: (i) зростаючий інтерес з військового сектору до побудови систем зв'язку та масштабного розгортання у країнах, що розвиваються; (ii) зростаючий попит на застосування у сферах громадської безпеки та готовності до катастроф; (iii) побудова віртуалізованих базових станцій (BS). SDR-пристрої також ідеально підходять для розвитку майбутнього космічного зв'язку [?], [?], [?], сенсорів глобальних навігаційних супутникових систем (GNSS) [?], зв'язку Vehicle-to-Vehicle (V2V) [?], [?], [?] та застосувань IoT [?], [?], де можуть використовуватися відносно малі та маловитратні SDR-пристрої.

SDR реалізують з використанням різних типів апаратних платформ, як-от процесори загального призначення (General Purpose Processor, GPP), графічні процесори (Graphics Processing Unit, GPU), цифрові сигнальні процесори (Digital Signal Processor, DSP) та програмовані вентильні матриці (Field Programmable Gate Array, FPGA). Кожна з цих платформ пов'язана з власним набором викликів. Серед них: використання обчислювальної потужності обраної апаратної платформи, утримання споживання потужності на мінімумі, простота процесу проектування та вартість інструментів і обладнання. Дослідницька спільнота та індустрія розробили SDR на основі згаданих апаратних платформ. Кілька прикладів: USRP [?], Sora [?], Atomix [?], Airblue [?] та WARP [?]. Кожна SDR-платформа унікальна щодо методології проектування, інструментів розробки, продуктивності та кінцевого застосування.

У цій статті ми спершу подаємо огляд архітектури SDR, а також аналогових і цифрових поділів системи та зв'язку компонентів. Далі ми вводимо критерії, за якими класифікуються різні апаратні платформи. Ми ретельно досліджуємо архітектуру та підходи до проектування, які використовуються цими апаратними платформами, і подаємо їхні сильні й слабкі сторони у контексті реалізації SDR. Більше того, ми надаємо аналітичне порівняння апаратних платформ як орієнтир для прийняття проектних рішень. Крім того, ми обговорюємо використання відповідних інструментів

Схема SDR з оригінального джерела не була включена у <sup>translation pass</sup> output. Див. оригінальний arXiv source/PDF для рисунка архітектури.

Рис. 1. Архітектура SDR. Підрисунок (а) показує SDR з точки зору приймача, підрисунок (б) — з точки зору передавача.

розробки та подаємо короткий огляд для пояснення їхніх функціональностей та платформ, які вони підтримують. Далі ми оглядаємо SDR-платформи, розроблені як індустрією, так і академією, та аналізуємо й порівнюємо їх за описаними раніше критеріями. Нарешті, ми виокремлюємо поточні виклики та відкриті дослідницькі теми, пов'язані з майбутнім розвитком SDR.

Статтю організовано так: розділ II надає опис архітектури SDR, а також процесу класифікації, що використовується для підсумовування різних прийнятих підходів проектування. Розділ IV перелічує деякі відповідні інструменти розробки та платформи. Розділ V подає аналіз та порівняння комерційно й академічно розроблених SDR-платформ. Дослідницькі питання та майбутні тенденції виокремлено у розділі VI. Розділ VII подає аналіз існуючої літератури щодо оглядів SDR. Ми робимо висновки у розділі VIII. Список ключових аббревіатур, використаних у статті, можна знайти у таблиці I.

## II. Концепції та архітектура

У цьому розділі ми досліджуємо загальну архітектуру SDR, її основні компоненти та вимоги до обробки. Як пояснено в попередньому розділі, SDR відіграють життєво важливу роль у розвитку бездротових стандартів через свою гнучкість і простоту програмуваності. Це зумовлено тим, що більшість цифрової обробки сигналів та цифровий “передній край” (digital front end) — включно з вибором каналу та модуляцією/демодуляцією — відбувається в цифровій області. Це зазвичай реалізується програмно на процесорах, як-от GPP та DSP. Однак це також може виконуватися на програмованій апаратурі, тобто на FPGA.

Загалом, з точки зору передавача потрібно сформувати сигнал у базовій смузі (baseband waveform), потім сигнал проміжної частоти (Intermediate Frequency, IF), потім згенерувати РЧ-сигнал (RF waveform) і відправити його через антену. З точки зору приймача цей РЧ-сигнал дискретизується та демодулюється, а потім декодується. Щоб надати більше деталей

Табл. I  
Ключові аббревіатури.

<b>ADC</b>	Analog-to-Digital Converter (аналого-цифровий перетворювач, АЦП)
<b>ASIC</b>	Application-specific Integrated Circuit (інтегральна схема спеціального призначення)
<b>BS</b>	Base Station (базова станція)
<b>CUDA</b>	Compute Unified Device Architecture
<b>DAC</b>	Digital-to-Analog Converter (цифро-аналоговий перетворювач, ЦАП)
<b>DSP</b>	Digital Signal Processor (цифровий сигнальний процесор)
<b>FFT</b>	Fast Fourier Transform (швидке перетворення Фур'є)
<b>FLOPS</b>	Floating Point Operations Per Second (операцій з рухомою комою за секунду)
<b>FPGA</b>	Field Programmable Gate Array (програмована логічна матриця)
<b>GPP</b>	General Purpose Processor (процесор загального призначення)
<b>GPU</b>	Graphics Processing Unit (графічний процесор)
<b>HLS</b>	High Level Synthesis (синтез високого рівня)
<b>NFV</b>	Network Function Virtualization (віртуалізація мережевих функцій)
<b>SDR</b>	Software-defined Radio (програмно-визначене радіо)
<b>SDN</b>	Software-defined Network (програмно-визначена мережа)
<b>SNR</b>	Signal-to-noise Ratio (відношення сигнал/шум)
<b>SoC</b>	System on Chip (система на кристалі)
<b>USRP</b>	Universal Software Radio Peripheral

цього процесу, далі ми вивчаємо приймальну сторону системи.

РЧ-сигнал з антени посилюється у налаштованому РЧ-каскаді, який підсилює діапазон частот. Цей підсилений РЧ-сигнал потім перетворюється на аналоговий сигнал проміжної частоти (IF). Аналого-цифровий перетворювач (ADC) оцифровує цей IF-сигнал у цифрові відліки. Потім сигнал подається на ступінь змішувача. Змішувач має ще один вхід від локального осцилятора з частотою, заданою керуванням налаштування. Змішувач переносить вхідний сигнал у базову смугу. Наступний ступінь — це по суті FIR-фільтр, який пропускає тільки один сигнал. Цей фільтр обмежує смугу сигналу та діє як децимуючий фільтр нижніх частот. Цифровий перетворювач донизу (digital down-converter) включає велику кількість множників, суматорів і регістрів зсуву в апаратурі задля виконання згаданих завдань. Далі етап обробки сигналу виконує задачі, як-от демодуляція та декодування. Цей етап зазвичай обслуговується спеціалізованою апаратурою — інтегральною схемою спеціального призначення (ASIC) або іншими програмованими альтернативами, як-от FPGA або DSP [?].

Як показано на рис. 1 (а) і (b), на високому рівні типовий SDR-трансивер складається з таких компонентів: блок обробки сигналу, цифровий передній край, аналоговий РЧ-передній край та антена.

## II-A. Антена

SDR-платформи зазвичай використовують кілька антен для покриття широкого діапазону частот [?]. Антени часто називають “інтелектуальними” або “розумними”

через їхню здатність вибирати частотний діапазон та адаптуватися з мобільним відстеженням чи придушенням завад [?], [?]. У випадку SDR антена повинна задовольняти певний перелік вимог: самоадаптація (тобто гнучкість налаштування на кілька діапазонів), самовирівнювання (тобто здатність формування променя, beamforming) та самовідновлення (тобто придушення завад) [?].

## II-B. РЧ-передній край

Ця РЧ-схемотехніка, основною функцією якої є передача та приймання сигналу на різних робочих частотах. Інша функція — перетворення сигналу до/з проміжної частоти (IF). Процес роботи поділяється на два, залежно від напрямку сигналу (Tx або Rx):

- У шляху передавання цифрові відліки перетворюються на аналоговий сигнал цифро-аналоговим перетворювачем (DAC), який далі живить РЧ-передній край. Цей аналоговий сигнал змішується з заданою РЧ-частотою, модулюється і передається.
- У шляху приймання антена захоплює РЧ-сигнал. Вхід антени з'єднано з РЧ-переднім краєм через узгоджувальну схему для гарантування оптимальної передачі потужності сигналу. Далі сигнал проходить через малешумний підсилювач (Low Noise Amplifier, LNA), розташований у безпосередній близькості до антени, який підсилює слабкі сигнали та мінімізує рівень шуму. Цей підсилений сигнал разом із сигналом від локального осцилятора (LO) подаються на змішувач для перетворення донизу до IF [?].

## II-C. Аналого-цифрове та цифро-аналогове перетворення

DAC, як зазначено в попередньому розділі, відповідає за створення аналогового сигналу для передачі з цифрових відліків. На приймальній стороні розташовується ADC — істотний компонент радіоприймачів. ADC відповідає за перетворення неперервного в часі сигналу на дискретний у часі, двійково-кодований сигнал. Продуктивність ADC можна описати різноманітними параметрами [?], серед яких: (i) відношення сигнал/шум (SNR) — відношення потужності сигналу до потужності шуму на виході; (ii) роздільна здатність — кількість бітів на відлік; (iii) динамічний діапазон без побічних спектральних компонент (Spurious-free Dynamic Range, SFDR) — відношення сили несної до наступного за силою шумового або побічного компонента; (iv) розсіювання потужності. Поступ у розвитку SDR забезпечив імпульс для покращення продуктивності ADC. Наприклад, оскільки споживання потужності ADC впливає на час роботи від батареї для SDR з батарейним живленням, було розроблено енергоефективніші ADC [?].

## II-D. Цифровий передній край

Цифровий передній край має дві основні функції [?]:

- Перетворення частоти дискретизації (Sample Rate Conversion, SRC) — функція перетворення дискретизації з однієї частоти на іншу. Це необхідно, оскільки сторони зв'язку мають бути синхронізовані.
- Каналізація — включає перетворення вгору/донизу на передавальному і приймальному боці відповідно. Також включає каналну фільтрацію, де виділяються канали, розділені за частотою. Приклади — інтерполяційні фільтри та фільтри нижніх частот, як видно на рис. 1.

У SDR-трансивері в цифровому передньому краї виконуються такі задачі:

- На передавальному боці (рис. 1(a)) цифровий перетворювач догори (Digital Up Converter, DUC) переносить базовосмуговий сигнал на IF. DAC, з'єднаний з DUC, потім перетворює цифрові IF-відліки на аналоговий IF-сигнал. Далі РЧ-перетворювач догори переводить аналоговий IF-сигнал у РЧ-частоти.
- На приймальному боці (рис. 1(b)) ADC перетворює IF-сигнал на цифрові відліки. Ці відліки потім подаються на наступний блок — цифровий перетворювач донизу (Digital

Down Converter, DDC). DDC містить цифровий змішувач та числово-керований осцилятор. DDC витягає цифровий базовосмуговий сигнал з ADC, і після обробки цифровим переднім краєм цей цифровий базовосмуговий сигнал передається у високошвидкісний блок цифрової обробки сигналів [?].

## II-E. Обробка сигналу

Операції обробки сигналу — кодування/декодування, чергування/розчергування (interleaving/deinterleaving), модуляція/демодуляція та скремблювання/дескремблювання — виконуються у цьому блоці. Кодування для каналу виконує роль помилковиправного коду. Зокрема, закодований сигнал включає надлишок (redundancy), який використовується декодером приймача для відновлення оригінального сигналу з пошкодженого прийнятого сигналу. Приклади помилковиправних кодів — згорткові коди (Convolutional Codes), турбокоди (Turbo Codes), коди з низькою щільністю перевірок на парність (Low Density Parity Check, LDPC) [?]. Декодер є найобчислювально-інтенсивною частиною блоку обробки сигналу через схеми передачі даних та роботи з пам'яттю [?]. Друга частина, що вважається високоскладною та дорогою (за площею та потужністю) — це швидке перетворення Фур'є (FFT) та обернене FFT (IFFT) як частина фази модуляції [?].

Блок обробки сигналу зазвичай називають *блоком обробки базової смуги* (baseband processing block). Коли йдеться про SDR, базовосмуговий блок є серцевиною обговорення, оскільки він складає основну частину цифрової частини реалізації. Ця реалізація виконується поверх апаратної схемотехніки, здатної ефективно обробляти сигнали. Приклади — ASIC, FPGA, DSP, GPP та GPU. Друга частина реалізації — це програмне забезпечення, яке надає функціональність та високорівневі абстракції для виконання операцій обробки сигналу. У наступному розділі ми досліджуємо згадані апаратні платформи та детально аналізуємо різні підходи проектування.

## III. Підходи проектування: критерії та класифікація

У цьому розділі ми обговорюємо класифікацію різних методологій проектування SDR для блоку обробки базової смуги, а саме методологій на основі GPP, GPU, DSP, FPGA та спільного проектування (co-design). У цій класифікації ми аналізуємо та порівнюємо SDR-платформи за

набором метрик продуктивності у запропонованих критеріях. Критерії включають:

- **Гнучкість і переконфігуровність.** Здатність алгоритмів модуляції та повітряного інтерфейсу й протоколів еволюціонувати простим завантаженням нового програмного забезпечення на платформу [?].
- **Адаптивність.** SDR-платформа може налаштовувати свої можливості при зміні мережних або трафіко-операційних вимог.
- **Обчислювальна потужність.** Швидкість обробки SDR-платформи, а саме Giga Operations per Second (GOPS).
- **Енергоефективність.** Загальне споживання потужності (зазвичай у межах кількох сотень міліват), особливо для мобільних [?] та IoT-розгортань.
- **Вартість.** Загальна вартість SDR-платформи, включно з часом виходу на ринок, розробкою та апаратними витратами.

### III-A. Підсумок методологій (повну розгортку див. у джерелі)

Стаття-джерело розгортає кожен підхід (GPP-, GPU-, DSP-, FPGA- та co-design-базовані) в окремий підрозділ із порівняльними таблицями (GFLOPS, ціна, енергоефективність) станом на 2018 рік. **Концептуальний підсумок:**

- **GPP-базовані:** процесори x86/ARM, виконують програми послідовно. Гнучкі, легкі в програмуванні (наприклад, GNU Radio), але обмежені пропускну здатністю для протоколів з високими вимогами до часу (як-от 20 МГц IEEE 802.11). Часто доповнюються GPU.
- **GPU-базовані:** масивний паралелізм через CUDA/OpenCL; підходять для обчислювально-інтенсивних блоків (FFT). На порядок вищі GFLOPS, кращі GFLOPS/Ват для одинарної точності.
- **DSP-базовані:** спеціалізовані під MAC-операції та конвеєрну обробку сигналу. Кращі для real-time DSP-завдань з обмеженим бюджетом потужності.
- **FPGA-базовані:** дрібнозернистий паралелізм, апаратно-реконфігуровні. Найвища продуктивність на ват для специфічних протоколів, але вища складність розробки (HDL/HLS).
- **Co-design:** гетерогенні платформи (FPGA+процесор, типу Zynq SoC) — ALU для керування + FPGA для DSP-конвеєрів. Це домінуюча тенденція для практичних SDR-розгортань.

Повну порівняльну таблицю та платформо-специфічні підрозділи (GPP/GPU/DSP/FPGA/co-design з прикладами USRP, Sora, Atomix, WARP та ін.) див. у розділі 3 статті-джерела (arXiv:1804.06564, рядки 789-1261).

## IV. Інструменти розробки

**Примітка перекладача.** Цей розділ статті-джерела (рядки 1262-1415) містить детальну довідку щодо інструментів розробки, актуальну станом на 2018 рік (GNU Radio, MATLAB/Simulink, LabVIEW, Xilinx ISE/Vivado, Vitis, Altera Quartus, Synopsys Synplify, BORPH тощо). Через те, що набори інструментів швидко еволюціонують і таблиця 2018 р. вже частково застаріла, повний переклад відкладено. Для перекладу актуальних версій інструментів рекомендується звертатися до сучаснішої документації виробників.

Концептуально цей розділ розрізняє три категорії інструментів:

- 1) Інструменти на основі мов програмування високого рівня (C/C++, Python з GNU Radio).
- 2) Інструменти на основі моделей (model-based; MATLAB/Simulink з HDL Coder).
- 3) Інструменти синтезу високого рівня (High-Level Synthesis, HLS), що транслюють C/C++ у RTL для FPGA.

## V. Платформи

**Примітка перекладача.** Цей розділ статті-джерела (рядки 1416-1908) — це детальний огляд комерційних та академічних SDR-платформ станом на початок 2018 року: USRP B/N/X серії, Nutaq PicoSDR, Lyrtech, Microsemi/SmartFusion, BeagleBoard варіанти, KUAR, WARP, Sora, Airblue, Atomix і десятки інших, з характеристиками плат, FPGA/DSP моделями, цінами та сферами застосування. Цей вміст швидко застаріває: моделі плат знімаються з виробництва, чіпи замінюються новими, ціни змінюються. Через це повний переклад цього розділу відкладено; для актуальних SDR-платформ рекомендується звертатися до останніх документів виробників (Ettus/NI, Analog Devices, Xilinx-AMD, Lattice, Microsemi, тощо) та до новіших оглядів.

Концептуальна класифікація платформ зберігає чинність:

- Платформи з GPP-центральною архітектурою (PC-host + RF-плата через USB/PCIe/Ethernet).
- Платформи з вбудованим SoC (Zynq, Cyclone), що поєднують GPP+FPGA.

- Платформи з виділенням DSP та фіксованим pipeline (Texas Instruments KeyStone).
- Платформи з масивами FPGA для обробки high-throughput протоколів (WARP).
- Платформи з GPU-прискорювачами для важких обчислювальних блоків.

## VI. Дотичні дослідження та потенційні рішення

**Примітка перекладача.** Розділ 6 статті-джерела (рядки 1909–2044) обговорює дослідницькі виклики майбутнього SDR, що залишаються актуальними станом на 2026 р. Ключові теми:

- **Енергоефективність і потужність розсіювання.** Виклик утримання потужності SDR у межах десятків міліват для IoT та мобільних застосувань; перспективи — наближене обчислення (approximate computing), динамічне керування напругою/частотою (DVFS), агресивне гейтування годинника.
- **Real-time гарантії.** Жорсткі тимчасові обмеження протоколів (LTE/5G TTI, WiFi PHY) проти варіативної затримки GPP/OS. Дослідницькі напрямки: гібридне планування з RTOS, апаратні прискорювачі для критичних шляхів, ізоляція ядер під DSP.
- **Безпека.** SDR-платформи відкривають нові поверхні атак — підробка прошивки FPGA, side-channel-атаки на DSP-конвеєри. Перспективи: апаратний корінь довіри, безпечне завантаження прошивки, верифіковане HLS.
- **Стандартизація програмних інтерфейсів.** Брак уніфікованого API між апаратними поколіннями. Перспектива: SDR-OS (на кшталт ONOS/ODP для мереж), стандартизація на рівні NFV.
- **Машинне навчання у SDR.** Глибинне навчання для модуляційної класифікації, спектральне розпізнавання, інтелектуальне керування динамічним розподілом каналів.

## VII. Існуючі огляди

**Примітка перекладача.** Розділ 7 (рядки 2045–2082) подає коротку порівняльну таблицю інших оглядів SDR станом на 2018 р. та виокремлює, чим запропонований огляд відрізняється: системний фокус на архітектурі + проектуванні + платформах + інструментах в одному джерелі. Цей вміст є мета-літературним і не критичний для практичного використання огляду.

## VIII. Висновок

У цій статті ми подали огляд програмно-визначених радіо (SDR) у контексті бездротового зв'язку. Ми продемонстрували, як гнучкість, програмованість і переконфігуровність роблять SDR ключовою технологією для еволюції бездротових стандартів, IoT, V2V, GNSS і космічного зв'язку. Ми описали базові архітектурні компоненти SDR (антена, РЧ-передній край, ADC/DAC, цифровий передній край, блок обробки базової смуги), а також систематизували підходи до проектування на основі GPP, GPU, DSP, FPGA та co-design. Подали порівняльні критерії (гнучкість, обчислювальна потужність, енергоефективність, вартість), за якими можна оцінювати альтернативні платформи. Виокремили відкриті дослідницькі питання — енергоефективність, реальний час, безпеку, стандартизацію інтерфейсів та інтеграцію машинного навчання — та зазначили, що тенденція до co-design на основі гетерогенних SoC (FPGA + процесор) є домінуючою для практичних розгортань.

## Література

- [1] R. Akeela and B. Dezfouli, "Software-defined Radios: Architecture, State-of-the-art, and Challenges, arXiv:1804.06564, 2018.